

智能化晶圓熱壓合設備開發

Development of Intelligent Wafer Thermal Compression Bonding Equipment

蘇志杰^{1*}、蘇濬賢²、呂文鎔³、謝志璋⁴、鄭貴元⁵

¹ 工研院機械所 微奈米成型設備技術部 微奈米成型設備技術部 資深工程師

² 工研院機械所 微奈米成型設備技術部 微奈米成型設備技術部 副理

³ 工研院機械所 微奈米成型設備技術部 微奈米成型設備技術部 正工程師

⁴ 工研院機械所 微奈米成型設備技術部 微奈米成型設備技術部 業務副組長

⁵ 工研院機械所 微奈米成型設備技術部 微奈米成型設備技術部 經理

摘要：電子 4C 產品的薄化、微小化快速發展，效能的多功運算及智能化的整合需求趨勢下，產品內部的控制 IC 晶片也必須同步升級。電子封裝技術就扮演實現 IC 整合的重要地位，其中封裝技術及設備的優異不僅關係到整體 IC 的運作效能，生產線良率的穩定性更是影響甚大。目前國外設備對此也導入智能化的監測平台及製程手法加以改善。有鑒於此，國內業者也應加緊跟上腳步。本文即針對先進封裝技術說起，接著說明晶圓級接合技術種類及方法，並著重於目前開發的熱壓接合設備平台開發流程、智能化模擬整合的導入及未來展望。

Abstract : The development trends in 4C electronic products are size miniaturization, multi-function computing, and intelligence integration, which all require function upgrade in the control IC. Electronic packaging plays an important role in multiple IC integration. The packaging technology and the process equipment used not only affect overall IC performance but also affect production line stability. At present, foreign equipment performance has been improved by introducing intelligent monitoring platforms and process methods; pushing domestic makers to keep up with the pace. This article starts from advanced packaging, and then introduces various bonding technologies and methods used. We will focus on the development process of the thermal compression bonding equipment and intelligent simulation in the development process. The future prospects are presented as well.

關鍵詞：晶元接合、熱壓、模擬

Keywords : Wafer bonding, Thermal compression, Simulation

前言

隨著應用處理器及基頻晶片等高階晶片的效能與功能要求逐漸提高，晶片的 I/O 數也迅速增加，以便在各種晶片與元件之間傳輸愈來愈多電子訊號。為容納極高密度 I/O，必須縮減晶片內 I/O 間的距離。在市場追求更快速多樣化的發展包括智慧型手機、穿戴式產品、車輛、物連網的趨勢帶動下，晶片模組必須具有高傳輸效率、輕、

薄、短、小、功能性佳、低耗能、低成本等要求，因此不僅晶片技術的提升，晶片封裝層級的封裝技術也是備受挑戰。

以目前封裝技術的演進，如圖 1 所示，最早期晶片以陶瓷或塑膠做為基板，透過錫線連接晶片及構裝外的電路，將晶片與導線架均封裝於同一塑膠構裝內，再透過構裝外接腳連接到印刷電路板上。然而，有限的接腳數導致無法滿足較高密度 I/O 的需求。因此，出現以 IC 基板配合球闌

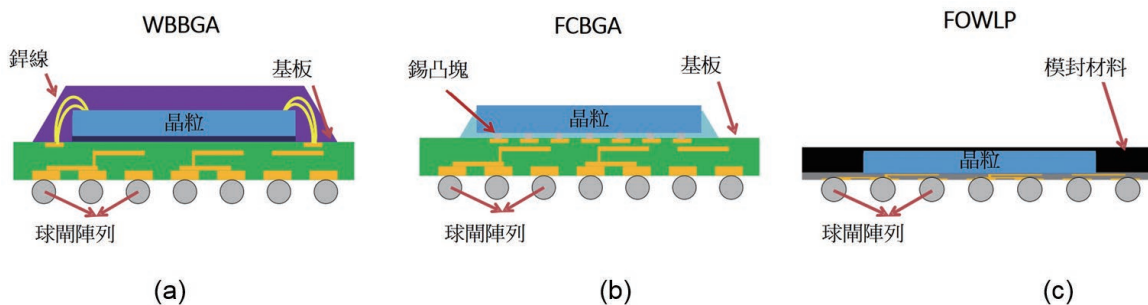


圖 1 封裝技術演進 (a)WBBGA (b)FCBGA (c) FOWLP

陣列封裝 (BGA) 技術的方式以達到此需求。這種封裝技術將晶片放置在 IC 基板上，運用鋁線連接基板的內建金屬線路，再利用基板下方的金屬球將基板與印刷電路板連結，如圖 1(a) 所示。隨著技術演進覆晶技術取代了鋁線，利用錫球取代金屬接線以達到更高的 I/O 密度，兩者結合成為覆晶式球陣列封裝 (FCBGA)，如圖 1(b) 所示，其電路效能與散熱效果較佳，雖然封裝技術大幅進步，但因採用 IC 基板，因此仍難降低成本、厚度及封裝面積，為解決成本較高及封裝尺寸較厚的問題，Infineon 於 2008 年推出扇外型晶圓級封裝 (FOWLP)，如圖 1(c) 所示，此為一「不需基板」的封裝技術，Infineon 稱其為嵌入式晶圓級球陣列 (eWLB)，此技術不僅能降低成本與厚度，也達到高整合性。隨著愈來愈多一線半導體業者 (如台積電，該公司將 FOWLP 技術稱為 InFO，即整合型扇出) 投入資源研發這項新技術，良率已大幅提升，該技術也更具有成本效益。[1-5]

前述由小型化封裝演變成晶圓級封裝，另一方面發展，由單晶片模組變成三度空間堆疊 (Stack Chip scale package, S-CSP) 及多晶片封裝

(Multi Chip Package, MCP) 及系統封裝 (System on Package, SoC)，更進一步縮小體積及提高性能。其中在以 3D 晶圓級封裝技術，如圖 2 所示，透過三維堆疊方式，並利用接合技術 (bonding technology)，將晶片彼此接合達到堆疊效果，利用矽基板的直通孔 (Through Silicon Via, TSV) 做為信號連接，不僅有效縮短電流訊號距離減低功率耗損，減少電阻電容的延遲，也提供良好導熱方法，在微小化情況下達到更高效能。

由此可見在複雜封裝技術中，各項製程要求越來越高，晶圓級的封裝製程中因線路採用了半導體晶圓製程的導入，接合時的對準偏移誤差就更加嚴格，有些產品要求到 0.5 μm 以下的偏移誤差，另外，還有面臨異質材料、熱膨脹係數差異等種種挑戰，接著就進一步探討晶片接合技術及設備開發上可能面臨的問題。

晶圓接合技術

藉由 Yole 2015 市調報告中整理的晶圓接合技術分類，如圖 3 所示，首先由接合時有無中間介質層 (intermediate layer) 區分為兩大類，第一類無

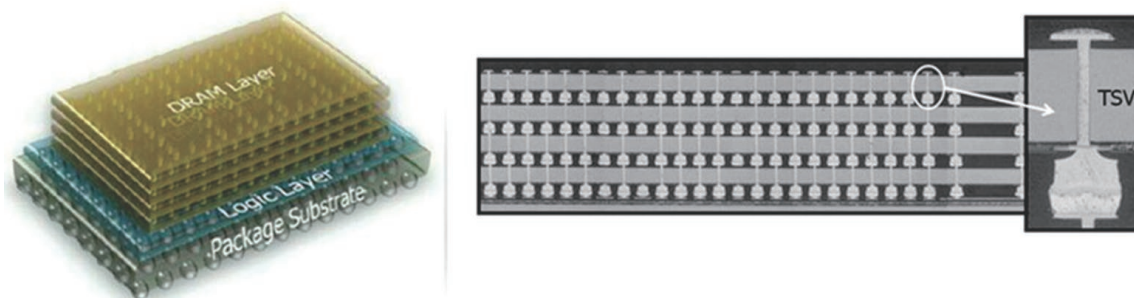


圖 2 Micron hybrid memory cube (HMC) [6]

更完整的內容

詳見 | 機械工業雜誌 | · 438 期 · 108 年 9 月號

機械工業雜誌·每期 220 元·一年 12 期 2200 元

線上訂購網址：<https://www.automan.tw/magazine/orderMag.aspx>

付款方式

1. 郵局劃撥—戶名：財團法人工業技術研究院機械所 帳號：07188562
請於劃撥單的通訊欄寫明：購買期數、金額等
2. 匯款資料—兆豐國際商業銀行新竹分行(代號 017)
帳號：203-07-02288-0 戶名：財團法人工業技術研究院
3. 信用卡—請填寫信用卡 [訂購單](#)

麻煩您將 繳款收執 或 信用卡刷卡單 傳真至 (03)582-2011，我們會盡快處理您的訂單並開通權限，再次感謝您的支持與愛護。

訂書專線：03-591-9339

傳 真：03-582-2011

機械工業雜誌·官方網站：www.automan.tw 機械工業雜誌·信箱：jmi@itri.org.tw

機械工業雜誌 優惠訂購單

訂閱一年 12 期

\$ 2200 / 續訂戶 \$ 2000

好禮二選一

A 史欽泰墨寶帆布袋

B 工研院機械所無人車USB (8G)

訂閱紙本+電子雜誌

\$ 3000 原價 \$ 4400

一年12期

贈送

A 史欽泰墨寶帆布袋

訂閱二年 24 期

\$ 4000 / 續訂戶 \$ 3600

好禮四選二

A 史欽泰墨寶帆布袋

B 工研院機械所無人車USB (8G)

C 工具機叢書任一本

D 智慧機械人叢書任一本

限量專屬精品送給您



A



B



C



D