



## 面板級扇外型封裝具優勢

# 面板廠華麗轉身切入半導體封裝

電子產品功能突飛猛進，對多工運算及速度的要求也越來越高，晶片封裝的技術更是一大挑戰。根據市調機構Yole Développement預估，2020年高階封裝市場將大幅成長至300億美元。台灣面板領導廠商群創光電攜手工研院先進封裝技術，將3.5代面板生產線改頭換面，跨足下世代晶片封裝大商機。

撰文／賴宛靖



台灣面板領導廠商群創光電攜手工研院先進封裝技術，將3.5代面板生產線改頭換面，跨足下世代晶片封裝大商機。圖左為工研院電光系統所副所長李正中，右為群創光電技術開發中心協理韋忠光。

半導體製程越來越先進，當前段製程下探7奈米、2奈米，後段載板的配線精密度卻仍在數十微米（ $\mu\text{m}$ ）水準。新世代的扇外型封裝技術具備輕薄、低功耗的優點，有潛力製作線寬至2微米以下的高解析封裝，加上台積電推出整合扇外型

（Integrated Fan-out；InFO）封裝技術，更加確立了扇外型封裝技術的主流地位。

目前扇外型封裝以「晶圓級扇外型封裝」為主，所使用設備成本高，且晶圓使用率僅達85%，若想拓展相關應用，擴大製程基板的使用面積以

降低成本，相對重要。自台積電的整合扇外型封裝技術成功引領潮流後，工研院以「方」代「圓」，研發「面板級扇外型封裝」，製程基板面積使用率可達95%，可望再次帶動趨勢，也讓許多封裝廠躍躍欲試。

## 面板產線轉型 群創跨足扇外型封裝

國內面板大廠群創光電拔得頭籌，率先於年度半導體設備大展SEMICON Taiwan 2019中，宣布與工研院合作，跨入面板級扇外型封裝產線的嶄新布局。

群創光電技術開發中心協理韋忠光表示，群創擁有產能及製程技術兩大優勢，2016年起就構思舊產線轉型契機，成功翻轉3.5代到6代廠的製程技術，推出可撓式面板、Mini LED製程、全球首創面板驅動IC關鍵捲帶式薄膜覆晶封裝（Chip On Film；COF）等，現在更正式切入中高階封裝產業技術，將已成功導入2.5代線的「低翹曲面板級扇外型封裝整合技術」經驗，進一步導入群創的3.5代線。

韋忠光解釋，由於面板的基板面積較大且為方形，很適合方型晶片封裝，以基板尺寸來說，面板最小的3.5代線為12吋晶圓的7倍大，6代線面積更大上50倍，加上形狀優勢，面積利用率上可高達95%，突顯出「面板級扇外型封裝」在面積使用率及成本上的優勢；從產業現況而言，晶圓廠投資18吋廠短期內未必看得到，但面板3.5代線至6代線設備成本幾乎都已攤提完畢，面板級扇外型封裝非常有機會可搶攻晶圓級製程與有機載板間尚未被滿足的中高階市場。

## 基板比晶圓大數倍 克服翹曲創新局

工研院電子與光電系統研究所副所長李正中指

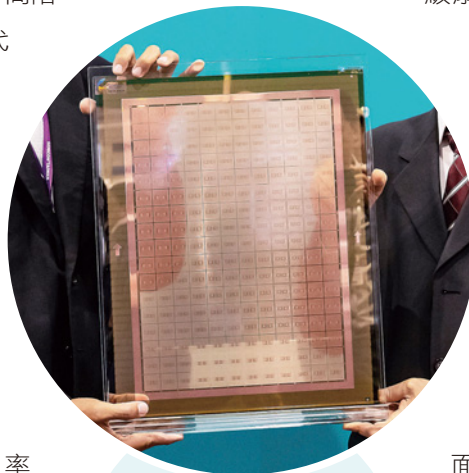
出，工研院開發「低翹曲面板級扇外型封裝整合技術」，可解決半導體晶片前段製程持續微縮，後端裝載晶片的印刷電路板配線水準尚在20微米上下的窘況。新技術可提供2微米以下的高解析導線能力，並有生產效率高、能善用現有產線製程設備等優勢。

「由於基板尺寸變大，在過程中為解決翹曲問題可說是耗盡心力，有許多技術需要克服，」李正中分享研發時遭遇的挑戰表示，所幸工研院以自有的FlexUP™軟性基板和軟性顯示核心技術為基礎，順利開發出超低翹曲面板級扇外型封裝整合薄膜製程技術，透過應力模擬技術，預測封裝製程中產生的應力，以達到控制面板級模封製程的翹曲量至1%以下，未來將可全面應用於面板級封裝結構。

群創現有11座3.5至6代線，在低翹曲面板級扇外型封裝整合技術的加入之下，可活化部份產線，跨足線寬 $2\mu\text{m}$ 至 $10\mu\text{m}$ 的中高階半導體封裝，補足目前晶圓級封裝與有機載板封裝（ $\geq 20\mu\text{m}$ ）間的技术能力區間，提高產品定位與差異化，更增加成本競爭力，相信這也是面板、封裝產業引領企盼的技術創新。

群創與工研院的合作為台灣面板產業開啟了嶄新的道路，並帶領相關產業形成策略聯盟，結合數家上游業者如電鍍設備廠高展、檢測廠紘泰以及材料業者新應材等，共同開發相容面板製程的關鍵電鍍銅系統、缺陷電檢設備以及材料整合技術。

群創與工研院的合作現已獲得經濟部技術處A+企業創新研發計畫支持，在產官研的共同努力下，群創可望成為全球第一個面板產線轉型扇外型面板封裝技術的建立者與量產者，帶領台灣面板產業邁向新里程。■



由於面板的基板面積較大且為方形，很適合方型晶片，面積利用率上可高達95%，突顯出「面板級扇外型封裝」在面積使用率及成本上的優勢。